

# Testi del Syllabus

|                   |   |                          |
|-------------------|---|--------------------------|
| Resp. Did.        | <b>DE MUNARI ILARIA</b>   | <b>Matricola: 004850</b> |
| Docente           | <b>DE MUNARI ILARIA, 6 CFU</b>  |                          |
| Anno offerta:     | <b>2016/2017</b>  |                          |
| Insegnamento:     | <b>1004644 - ELEMENTI E LABORATORIO DI ELETTRONICA DIGITALE (1° MODULO)</b> |                          |
| Corso di studio:  | <b>3050 - INGEGNERIA INFORMATICA, ELETTRONICA E DELLE TELECOMUNICAZIONI</b> |                          |
| Anno regolamento: | <b>2016</b>   |                          |
| CFU:              | <b>6</b>  |                          |
| Settore:          | <b>NN</b>   |                          |
| Tipo Attività:    | <b>F - Caratterizzante</b>  |                          |
| Anno corso:       | <b>1</b>  |                          |
| Periodo:          | <b>Primo Semestre</b>   |                          |
| Sede:             | <b>PARMA</b>  |                          |



## Testi in italiano

|                             |  |
|-----------------------------|--|
| <b>Lingua insegnamento</b>  | Italiano   |
| <b>Contenuti</b>            | <p>Introduzione ai sistemi elettronici: componenti e funzioni fondamentali. Concetto di segnale: rappresentazioni analogica, digitale e binaria delle informazioni.</p> <p>Astrazione dei sistemi fisici: gerarchia dei livelli di descrizione. Descrizione funzionale e strutturale dei sistemi digitali. Procedimenti di analisi e di sintesi. Reti logiche: definizioni e concetti introduttivi. Operatori logici elementari. Reti combinatorie e sequenziali. Strumenti di progettazione assistita: strumenti di descrizione schematica, simulatori.</p> <p>Progetto di reti logiche combinatorie: funzioni logiche e loro realizzazione; tabelle di verità, mappe di Karnaugh; funzioni equivalenti: il problema della minimizzazione, algoritmi e strumenti software. Sintesi automatica delle reti combinatorie. Sintesi a NAND, NOR. Dispositivi programmabili: MUX, ROM, PAL, PLA.</p> <p>Non idealità: tempi di propagazione, ritardi, alee.</p> <p>Reti logiche sequenziali: concetti e definizioni. Elementi di memoria. Reti sequenziali sincrone e asincrone. Macchine a stati finiti: descrizione, ottimizzazione e sintesi.</p> <p>Progetto di reti sincrone: algoritmi e strumenti software.</p> <p>Reti asincrone, non idealità, effetti di transitorio (alee, corse), criteri di progettazione a prova di malfunzionamento.</p> <p>Elementi funzionali complessi: ALU, registri, contatori.</p> |
| <b>Testi di riferimento</b> | <ol style="list-style-type: none"><li>1) R. Laschi, M. Prandini, "Reti Logiche", Progetto Leonardo, Bologna</li><li>2) F. Fummi, M. Sami, C. Silvano, "Progettazione digitale"; Il ed, McGraw-Hill.</li><li>3) M. Morris Mano, C.R. Kime, "Reti Logiche", Pearson Prentice Hall</li></ol>  |
| <b>Obiettivi formativi</b>  | <p>Il corso fornisce gli elementi introduttivi alla comprensione del funzionamento dei sistemi digitali. Al termine del corso, lo studente acquisisce una visione funzionale dei sistemi digitali, familiarizza con alcuni degli strumenti CAD di base ed è in grado di completare le prime</p>  |

esperienze progettuali.

**Prerequisiti**

no

**Metodi didattici**

Il corso di articola su lezioni orali, alternate a dimostrazioni ed esperienze di laboratorio software.

**Altre informazioni**

Il materiale didattico e di supporto alle lezioni è disponibile sul sito [lea.unipr.it](http://lea.unipr.it)

**Modalità di verifica dell'apprendimento**

L'esame prevede una valutazione delle attività di laboratorio e una prova scritta con esercizi sugli argomenti trattati durante il corso. Per accedere alla prova scritta è necessario superare con esito positivo la prova di laboratorio

**Programma esteso**

Concetti generali: segnale analogico, segnale digitale (2h)  
Codifica binaria dell'informazione: il sistema di numerazione in base 2 (2h)  
Operazioni ed espressioni logiche (4h)  
• Algebra di Boole  
• teoremi di De Morgan  
• Porte logiche  
• tabella della verità  
Funzioni canoniche (2h)  
Half Adder, Full Adder, Decoder, Multiplexer (4h)  
Reti combinatorie (8h)  
• il problema della sintesi  
• reti di costo minimo  
• le mappe di Karnaugh  
• ricerca di implicanti e implicati  
• individuazione dei termini primi e ridondanti  
• concetto di modello di propagazione e del ritardo puro  
• alee statiche e dinamiche  
• dispositivi programmabili: ROM, PAL, PLA  
Reti sequenziali sincrone (14h)  
• flusso di progettazione di un semplice sistema sequenziale  
• i Flip-Flop, i contatori  
• i diagrammi a stati e la loro semplificazione  
• formalizzazione del procedimento di sintesi  
Reti sequenziali asincrone (6h)  
• modello, applicazioni  
• regole di corretto impiego  
• eliminazione delle corse critiche e delle alee statiche

**Testi in inglese****Lingua insegnamento**

Italian

**Contenuti**

Introduction to electronic systems: components and basic functions. Concept of signal and signal processing; analog, digital and binary representations of information .  
Abstraction of physical systems: hierarchy of description levels. Functional and structural description of digital systems. Analysis and synthesis processes. Logical networks: definitions and introductory concepts. Elementary logical operations. Combinational and sequential systems.  
Computer-Aided design tools: schematic entry, simulation.  
Design of combinational systems: logic functions and their

implementation, truth tables, Karnaugh maps; equivalent functions: minimization, algorithms and software tools.  
 Automatic synthesis of combinational systems. NAND- and NOR-based synthesis.  
 Programmable devices: MUX, ROM, PAL, PLA.  
 Non-idealities: propagation delays, glitches.  
 Sequential systems: concepts and definitions. Memory elements. Synchronous and asynchronous sequential networks. Finite state machines: description, optimization and synthesis.  
 Design of synchronous systems: algorithms and software tools.  
 Asynchronous systems: non-idealities, transient effects (glitches, races), fail-safe design criteria.  
 Complex functional elements: ALU, registers, counters.

### Testi di riferimento

- 1) R. Laschi, M. Prandini, "Reti Logiche", Progetto Leonardo, Bologna
- 2) F. Fummi, M. Sami, C. Silvano, "Progettazione digitale"; II ed, McGraw-Hill.
- 3) M. Morris Mano, C.R. Kime, "Reti Logiche", Pearson Prentice Hall

### Obiettivi formativi

The course provides the basic information needed to the understanding of digital systems operating principles. After completing this course, students acquire a functional vision of digital systems, familiarize with some of the basic CAD tools and are able to complete simple design experiences.

### Prerequisiti

no

### Metodi didattici

The course includes oral lectures, alternating with software demonstrations and laboratory practice.

### Altre informazioni

further information are available on the website [lea.unipr.it](http://lea.unipr.it)

### Modalità di verifica dell'apprendimento

The exam includes an evaluation of laboratory activity and a written test with exercises on the topics covered during the course. To access the written test a positive evaluation must be obtained in the laboratory exam.

### Programma esteso

Introduction to digital systems (4h):

- analog and digital signals
- the base-2 numeral system

Logical operators and expressions (4h)

- Boolean Algebra and Boolean algebra theorems
- De Morgan's laws
- Basic logic gates and truth table

canonical forms (2h)

Half Adder, Full Adder, Decoders, Multiplexers (4h)

Combinational logic design (8h)

- Logic synthesis
- Optimization of combinational logic circuits
- Karnaugh maps
- Determination of prime implicants
- Finding the constitutive terms of a minimal expression
- the propagation delay and the transport delay
- static and dynamic hazards
- Programmable devices: ROM, PAL, PLA

Synchronous Sequential Machines (14h)

- design of Sequential Circuits
- Flip-Flops & Counters
- the state diagram and its reduction
- the steps for the design of sequential circuits

Asynchronous Sequential Machines (6h)

- model, applications
- flow-table synthesis: the toggle circuit
- races and state assignment